

(51) Int.Cl.	識別記号	F I	テマコード (参考)
H 0 3 F	1/02	H 0 3 F	5 J 0 6 7
	1/32		5 J 0 9 0
	3/60		5 J 0 9 2

審査請求 未請求 請求項の数7 OL (全9頁)

(21) 出願番号 特願平10-343791

(22) 出願日 平成10年12月3日 (1998.12.3)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 垂井 幸宜

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100102439

弁理士 宮田 金雄 (外2名)

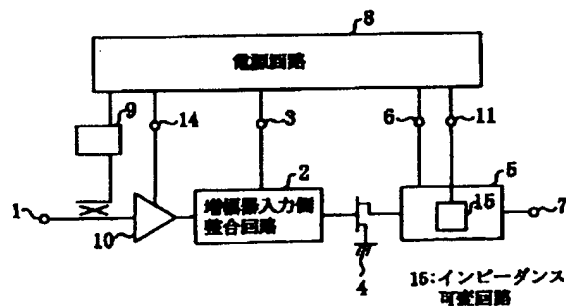
最終頁に続く

(54) 【発明の名称】 マイクロ波電力増幅装置

(57) 【要約】

【課題】 高出力、高効率、ひずみ特性の優れた低消費電力な電力増幅器を得る。

【解決手段】 増幅器入力側整合回路とトランジスタチップと増幅器出力側整合回路とインピーダンス可変回路とトランジスタチップに直流電力を供給する電源回路と高周波入力電力をモニタする入力電力センサとからなる電力増幅器において、インピーダンス可変回路により入力電力に応じてトランジスタの負荷インピーダンスを変化させる。



## 【特許請求の範囲】

【請求項1】 入力端子から入力された高周波信号をインピーダンス変換する増幅器入力側整合回路と、電源回路と、上記電源回路からの直流電力により上記増幅器入力側整合回路の出力信号を増幅するトランジスタと、上記トランジスタにより増幅された出力信号をインピーダンス変換する増幅器出力側整合回路と、上記入力端子から入力された高周波信号をモニタする入力電力センサと、上記入力電力センサでモニターされた入力電力の変化に応じて上記トランジスタの負荷インピーダンスを可変するインピーダンス可変回路とを具備したことを特徴とするマイクロ波電力増幅装置。

【請求項2】 上記インピーダンス可変回路は、上記増幅器入力側整合回路に設けたことを特徴とする請求項1記載のマイクロ波電力増幅装置。

【請求項3】 上記インピーダンス可変回路は、増幅器出力側整合回路に設けたことを特徴とする請求項1記載のマイクロ波電力増幅装置。

【請求項4】 上記インピーダンス可変回路は、上記増幅器入力側整合回路および増幅器出力側整合回路に設けたことを特徴とする請求項1記載のマイクロ波電力増幅装置。

【請求項5】 入力端子から入力された高周波信号をインピーダンス変換する増幅器入力側整合回路と、電源回路と、上記電源回路からの直流電力により上記増幅器入力側整合回路の出力信号を増幅するトランジスタと、上記トランジスタにより増幅された出力信号をインピーダンス変換する増幅器出力側整合回路と、上記電源回路に接続され、出力電力レベルを規定するコマンドを入力するコマンド端子と、上記コマンド端子に入力された当該コマンドにより上記トランジスタの負荷インピーダンスを可変するインピーダンス可変回路とを具備したことを特徴とするマイクロ波電力増幅装置。

【請求項6】 上記インピーダンス可変回路は、増幅器出力側整合回路中の入出力端子とトランジスタを接続する伝送主線路に並列に接続された半導体素子からなる請求項1、3、4、5いずれか記載のマイクロ波電力増幅装置。

【請求項7】 上記インピーダンス可変回路は、増幅器出力側整合回路中の入出力端子とトランジスタを接続する伝送主線路に直列に接続された半導体素子からなる請求項1、3、4、5いずれか記載のマイクロ波電力増幅装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明はマイクロ波で使用されるマイクロ波固体電力増幅装置に関するものである。

## 【0002】

【従来の技術】図13は入力電力モニタ用センサを有す

る従来のマイクロ波電力増幅装置模式図である。1は入力端子、2は増幅器入力側整合回路、3は入力側バイアス端子、4はマイクロ波電力を増幅するトランジスタチップ、5は増幅器出力側整合回路、6は出力側バイアス端子、7は出力端子、8は直流電力を供給する電源回路である。

【0003】次に動作について説明する。入力端子1から入力された高周波信号は増幅器入力側整合回路2によりインピーダンス変換された後入力側バイアス端子3および出力側バイアス端子6によりバイアス設定されたトランジスタチップ4に印加され、出力側バイアス端子6を介して供給される直流電力によりトランジスタチップ4で増幅された後増幅器出力側整合回路5によりインピーダンス変換を受け、出力端子7に出力される。図15に上記マイクロ波電力増幅装置の典型的な出力電力(Pout)対入力電力(Pin)特性(入出力特性)計算結果を示す。図15に示すように入力電力レベルが一定レベル以上になると利得圧縮がおき大信号動作となる。増幅器出力側整合回路5はこの大信号動作時に効率が向上するようトランジスタチップ4の出力端から見たインピーダンスを大信号整合インピーダンスに一致させるように設計される。これによりトランジスタチップ出力端での高周波電圧、電流振幅は十分な振幅により励振され、出力電力・効率が向上する。これに対し利得圧縮点以下の線形動作時は十分な高周波電圧、電流振幅が得られないため図15に示すように効率が低下し、消費電力、発熱の観点から望ましくない状態となる。

【0004】この問題を解決するために提案されたマイクロ波電力増幅装置模式図を図14に示す。図中1〜7は図13と同一であり、9は増幅器に入力される高周波電力をモニタする入力電力モニタ用パワーセンサであり、10は可変利得増幅器、14は前記可変利得増幅器の利得制御端子である。

【0005】次に動作を説明する。入力端子1においてパワーセンサ9によりモニタされた入力高周波信号は可変利得増幅器10により増幅された後、増幅器入力側整合回路2によりインピーダンス変換され、トランジスタチップ4に印加される。次に、トランジスタチップ4により増幅され、増幅器出力側整合回路5によりインピーダンス変換を受け、出力端子7に出力される。この際、電源回路8は入力電力モニタ用パワーセンサ9からの入力電力情報を受け取り、入力信号電力に応じそれぞれの入力電力レベルにおいて消費電力が低減するよう電源回路8の電圧制御機能によりトランジスタ出力側印加電圧を変化させ出力側バイアス端子6に印加する。ここで入力電力を $P_{i1}$ 、 $P_{i2}$  ( $P_{i1} > P_{i2}$ )、そのときのトランジスタチップ4の出力側印加電圧をそれぞれ $V_{d1}$ 、 $V_{d2}$  とすると  
 $P_{i1} > P_{i2}$  のとき  
 $V_{d1} > V_{d2}$

(1)

となるように制御する。

【0006】ここで電源回路8により前置可変利得増幅器10の利得を、利得制御端子14に印加する電圧をも同時に制御することにより、前記出力側バイアス端子6を制御することによる全体の利得変動を補償する。

【0007】次に図15の高印加電圧時、図16に低印加電圧時の典型的なマイクロ波電力増幅装置の入出力特性計算結果を示す。なお図16では低印加電圧時の利得低下分を補償する前置増幅器により利得を一致させてある。図15の高印加電圧時(Eadd)、Pin=30 dBmにおいて電力付加効率が最大となり、図16の低印加電圧時(Eadd)、Pin=21 dBmにおいて効率が最大となり、低入力電力の場合に出力側印加電圧を低減することにより電力付加効率が改善される。図17にそれぞれの場合の消費電力(Pdc)対出力電力(Pout)特性を示す。図よりPout=32 dBm(Pin=21 dBm)を得ようとする場合、高印加電圧から低印加電圧にすることにより消費電力を80%低減することができる。このように一つの出力電力に対し、消費電力の点で最適な出力側印加電圧が存在し、前置可変利得増幅器10による出力側バイアス端子6の電圧変化時の利得変動分の補償と併用することで、入力電力に応じてトランジスタ出力側印加電圧を1:1に変化させることができる。これにより全体の効率を向上させることができる。本構成は、入力電力が変化する衛星通信、移動体通信用の電力増幅装置等に有効である。

【0008】

【発明が解決しようとする課題】しかしこのような構成とした場合出力負荷が固定されているため、すべての出力電力(出力側印加電圧)の変化幅に互って最適な出力負荷を設定することが難しく、増幅装置の出力電力、電力付加効率、ひずみ特性が劣化するという問題がある。

【0009】図18に高印加電圧時の各入力電力でのトランジスタ出力端で計算した高周波電圧、電流値をトランジスタ静特性上に描いた負荷曲線計算結果を示す。図に示すように静特性に対し十分な電圧、電流の振幅で励振されていることが分かる。これに対し図19に低印加電圧時の負荷曲線計算結果を示す。印加直流電圧が低減されているために静特性に対し電圧、電流ともに小さい振幅に抑えられることが分かる。これにより消費電力は低減するが、出力電力は低下し、特に線形性が低下し、ひずみ特性が悪化することが考えられる。このように出力側印加電圧を低減させた場合出力負荷が一定なために出力電力、電力付加効率、ひずみ特性が劣化するという問題がある。特に衛星通信、移動体通信用の電力増幅器は複数の信号を共通増幅する場合が多く、通信品質を向上させるために良好なひずみ特性が望まれるのに対し、図16の低印加電圧とした場合、利得コンプレッションが多く、ひずみ特性が悪化することが考えられる。従ってひずみ特性を改善するためには出力側印加電圧を

上昇させる等、低入力電力時の消費電力低減量の低下が避けられないという問題がある。

【0010】この発明は、かかる課題を解決するためになされたものであり、各入力電力において消費電力を低減し、出力、電力付加効率、ひずみ特性に優れたマイクロ波電力増幅装置を得ることを目的とする。

【0011】

【課題を解決するための手段】第1の発明によるマイクロ波電力増幅装置は、入力電力センサでモニターされた入力電力の変化に応じて上記トランジスタの負荷インピーダンスを可変するインピーダンス可変回路とを具備したものである。

【0012】また、第2の発明によるマイクロ波電力増幅装置は、インピーダンス可変回路を増幅器入力側整合回路に設けたものである。

【0013】第3の発明によるマイクロ波電力増幅装置は、インピーダンス可変回路を増幅器出力側整合回路に設けたものである。

【0014】また、第4の発明によるマイクロ波電力増幅装置は、インピーダンス可変回路を上記増幅器入力側整合回路および増幅器出力側整合回路に設けたものである。

【0015】第5の発明によるマイクロ波電力増幅装置は、電源回路に接続され、出力電力レベルを規定するコマンドを入力するコマンド端子と、上記コマンド端子に入力された当該コマンドにより上記トランジスタの負荷インピーダンスを可変するインピーダンス可変回路とを具備したものである。

【0016】また、第6の発明によるマイクロ波電力増幅装置は、インピーダンス可変回路を増幅器出力側整合回路中の入出力端子とトランジスタを接続する伝送主線路に並列に接続された半導体素子から構成したものである。

【0017】第7の発明によるマイクロ波電力増幅装置は、インピーダンス可変回路を増幅器出力側整合回路中の入出力端子とトランジスタを接続する伝送主線路に直列に接続された半導体素子から構成したものである。

【0018】

【発明の実施の形態】実施の形態1. この発明の実施の形態1のマイクロ波電力増幅装置の構成図を図1および図7に示す。図1において1は入力端子、2は増幅器入力側整合回路、3は入力側バイアス端子、4はマイクロ波電力を増幅するトランジスタチップ、5は増幅器出力側整合回路、6は出力側バイアス端子、7は出力端子、8は直流電力を供給する電源回路、9は入力電力モニタ用のパワーセンサ、10は可変利得増幅器、11は出力側インピーダンス可変回路制御端子、14は前記可変利得増幅器の利得制御端子、15は出力側インピーダンス可変回路である。図7において15は出力側整合回路5中の出力側インピーダンス可変回路、20、21は整合

回路を構成する伝送主線路、22、23、24、25は伝送主線路に直列に装荷したon/off機能を有する半導体スイッチ、26、27は伝送線路である。

【0019】次に動作を説明する。入力端子1において入力電力モニタ用パワーセンサ9によりモニタされた入力高周波信号は可変利得増幅器10により増幅され、増幅器入力側整合回路2によりインピーダンス変換された後トランジスタチップ4に印加される。次に、トランジスタチップ4により増幅された後増幅器出力側整合回路5によりインピーダンス変換を受け、出力端子7に出力される。この際電源回路8は入力電力モニタ用パワーセンサ9からの入力電力情報を受け取り、入力電力に応じそれぞれの入力電力レベルにおいて消費電力が低減するように(1)式に示すようにトランジスタ出力側印加電圧を変化させ出力側バイアス端子6に印加する。またこの印加電圧の変化による利得の変動は前置可変利得増幅器10の利得制御端子14に印加する電圧をも制御することにより補償する。本実施の形態では入力信号電力の変化および上記端子6にかけるトランジスタ出力側印加電圧の変化に応じて増幅器出力側整合回路5中の出力側インピーダンス可変回路15に接続されたインピーダンス可変回路制御端子11を制御し、出力側インピーダンス可変回路15のインピーダンスを変化させる。これによりトランジスタの出力負荷条件を変化させ、それぞれの印加電圧で最適な負荷を実現する。ここで出力側インピーダンス可変回路15は一例として図2に示すように構成され、インピーダンス可変回路制御端子11を介してインピーダンス可変回路15中の半導体スイッチ26、27にかかる電圧を変化させ、経路を切り替えることにより動作する。このとき図7の等価回路は半導体スイッチの寄生抵抗、容量等を無視すると伝送線路24または25のどちらかで構成される線路長の異なる伝送線路と等価となる。このインピーダンス可変回路の線路長の変更によりトランジスタチップから見たインピーダンスをそれぞれの印加出力電圧に対し最適になるよう設定する。

【0020】一般に増幅器は出力側負荷条件により出力電力、電力付加効率、ひずみ特性等が大きく変化するが、高出力化を図ってトランジスタにかける出力側印加電圧を高くした場合、増幅器の信頼性上の要求より、高周波電圧波形の最大値をトランジスタのブレイクダウン電圧に対し十分抑える必要がある。このため図18に示すようにトランジスタの出力側整合回路のインピーダンスを小さくし、静特性上の負荷曲線の傾きをある程度大きくする必要がある。ここではこれを基準状態(基準電圧)とする。

【0021】一方、出力側整合回路のインピーダンスを小さく保ったままで、消費電力低減の要求より出力側印加電圧を(1)式により基準電圧より低下させる場合、図19に示すように静特性上で出力電流が十分な振幅で

励振されないために出力電力、付加効率、ひずみ特性が劣化するという問題がある。

【0022】これに対し、本実施の形態では低電圧動作時に負荷線の傾きを変更し、トランジスタ出力側印加電圧変化時の出力電力、付加効率、ひずみ特性を改善する。ここで計算例を示す。出力側印加電圧を図19の場合と同一の値に、基準電圧より低く設定したとき、本実施の形態のように増幅器出力側整合回路5中の出力側インピーダンス可変回路15の線路長を短い方に設定し出力側整合回路のインピーダンスを大きく、負荷曲線の傾きを小さくした場合の入出力特性および負荷曲線の計算結果を図2および図3に示す。図2では、実線に線路長を短い方に設定する場合(高インピーダンス)、破線に線路長を長い方に設定しない場合(低インピーダンス、図19)の場合を示す。静特性上の負荷曲線の計算結果(図3)を見ると図19ではトランジスタ静特性上の制約より高周波電圧の振幅が制限されていたが、本実施の形態では図3に示すように高周波電圧の振幅量を大きくできるインピーダンスに設定し、出力電力および線形性の増大を図るものである。これにより本計算例では $P_{in}=22.5\text{ dBm}$ で図19の場合に比べ、図2より出力 $0.6\text{ dBm}$ 、効率 $2.0\%$ 、利得コンプレッション量 $1.3\text{ dB}$ 改善される。

【0023】本実施の形態では高印加電圧時を基準状態としたが、低印加電圧を基準状態とし、ここで設定した出力インピーダンスを高印加電圧で小さくするように調整することも可能である。これによりトランジスタ出力側印加電圧を高くした高出力時に高周波電圧波形の最大値をブレイクダウン電圧より十分に低く抑え、信頼性を向上させることもできる。また本実施の形態では主線路に直列に装荷したダイオードの切り替えにより線路長を変更したが、その他いかなる方式・回路形態によるインピーダンスの変更でもよい。またトランジスタ出力側印加電圧変化時の利得補償はデジタル・アナログ方式如何にかかわらずいかなる補償の方式でもよい。また本実施の形態では2状態間での切り替えとしたが、状態数を増やして入力電力の変化に応じ連続的にインピーダンスを変化できる構成とすることもできる。

【0024】実施の形態2. この発明の実施の形態2のマイクロ波電力増幅装置の構成図を図4に示す。図中1~10、14は図1の実施の形態1と同一のため説明を省略する。12は入力側インピーダンス可変回路制御端子であり、16は入力側インピーダンス可変回路である。

【0025】次に動作を説明する。入力端子1において入力電力モニタ用パワーセンサ9によりモニタされた入力高周波信号は可変利得増幅器10により増幅され、増幅器入力側整合回路2によりインピーダンス変換された後トランジスタチップ4に印加される。トランジスタチップ4により増幅された後増幅器出力側整合回路5によ

リインピーダンス交換を受け、出力端子7に出力される。この際電源回路8は入力電力モニタ用パワーセンサ9からの入力電力情報を受け取り、入力信号電力に応じそれぞれの入力電力レベルにおいて消費電力が低減するように(1)式によりトランジスタ出力側印加電圧を変化させ出力側バイアス端子6に印加する。このトランジスタ出力側印加電圧の変化による利得に変動は前置増幅器10により補償する。本実施の形態では上記端子6へのトランジスタ出力側印加電圧の変化に応じてインピーダンス可変回路制御端子12に接続された入力側インピーダンス可変回路16のインピーダンスを変化させる。これによりトランジスタの入力負荷条件を変化させ、それぞれの印加電圧で最適な負荷を実現する。ここで入力側インピーダンス可変回路は実施の形態1で示した回路等で構成される。

【0026】増幅器特性上、入力側負荷条件は出力負荷条件に比較した場合その出力、効率、ひずみ特性に対する影響の度合いは大きくはないが、出力負荷条件だけでなく、入力負荷条件の最適化により増幅器の性能を向上することができる。また増幅器利得は入力負荷条件により大きく変化する。

【0027】本実施の形態では消費電力低減の要求より入力電力の変化に応じて出力側印加電力を変化させたとき、各動作状態において最適な入力負荷を入力側インピーダンス可変回路制御端子12にかかる電源回路8からの電圧を変化させることにより実現する。

【0028】実施の形態3。この発明の実施の形態3のマイクロ波電力増幅装置の構成図を図5に示す。図中1〜12、14は実施の形態1および2と同一のため説明を省略する。

【0029】次に動作を説明する。本実施の形態ではインピーダンス可変回路制御端子11および12に接続された入力側インピーダンス可変回路16および出力側インピーダンス可変回路15により、出力側印加電圧の変化に応じてトランジスタの入出力負荷条件を変化させ、それぞれの印加電圧で最適な負荷を実現する。

【0030】本実施の形態では消費電力低減の要求より入力電力の変化に応じて出力側印加電力を変化させたとき、各動作状態において最適な入出力負荷を出力側および入力側インピーダンス可変回路制御端子11、12にかかる電源回路8からの電圧を変化させることにより実現する。これにより各動作状態で出力、付加効率、ひずみ特性の優れた増幅器を実現することができる。

【0031】実施の形態4。この発明の実施の形態4のマイクロ波電力増幅装置の構成図を図6に示す。図中1〜11は実施の形態1と同一である。13は外部コマンド端子である。

【0032】次に動作を説明する。入力端子1からの入力高周波信号は増幅器入力側整合回路2によりインピーダンス交換された後トランジスタチップ4に印加され

る。次に、トランジスタチップ4により増幅された後増幅器出力側整合回路5によりインピーダンス交換を受け、出力端子7に出力される。この際電源回路8は外部コマンド端子13からの出力電力レベルを規定する命令を受け取り、コマンドに応じそれぞれの出力電力レベルにおいて消費電力が低減するようトランジスタ出力側印加電圧を変化させ出力側バイアス端子6に印加する。本実施の形態では上記端子6へのトランジスタ出力側印加電圧の変化に応じてインピーダンス可変回路制御端子11に接続された出力側インピーダンス可変回路15のインピーダンスを変化させる。これによりトランジスタの入出力負荷条件を変化させ、それぞれの印加電圧で最適な負荷を実現する。

【0033】本実施の形態では、要求出力電力に応じてインピーダンスを変化させることにより簡易な構成で出力電力レベルに応じた出力側印加電圧を設定でき、各出力電力レベルにおいて電力付加効率、ひずみ特性の優れた増幅器を実現することができる。また本実施の形態では増幅器出力側整合回路5にインピーダンス可変回路15を設けたが、増幅器入力側整合回路2に装荷してもよい。

【0034】実施の形態5。この発明の実施の形態5のマイクロ波電力増幅装置の増幅器出力側整合回路構成を図7に示す。11はインピーダンス可変回路制御端子、15はインピーダンス可変回路、20、21は整合回路を構成する伝送主線路、22、23、24、25は伝送主線路に直列に装荷したon/off機能を有する半導体素子、26、27は伝送線路である。

【0035】次に動作を説明する。入力電力モニタセンサまたは外部コマンドの情報により電源回路からインピーダンス可変回路制御端子11により半導体素子24、25、26、27にかかる電圧を制御し、半導体素子のon/offを切り替える。このとき図7の等価回路は図8に示す等価回路および図9に示す等価回路に切り替えられる。図8では、22、23の半導体素子はともにoffとし、24、25の半導体素子はともにonとする。図9では22、23の半導体素子はともにonとし、24、25の半導体素子はともにoffとする。この図8、図9の回路変更によりトランジスタチップから見たインピーダンスをそれぞれの印加出力電圧に対し設定する。

【0036】本実施の形態では、入出力端子とトランジスタを接続する伝送主線路に直列に装荷した半導体素子のon/offにより、受動回路の線路長を変更することができる。本実施の形態では半導体素子を4個用いて線路長を変化させ、インピーダンスを変更する回路を構成したが、直列に装荷した半導体素子1個とバイパス線路からなる構成等、主線路に直列に装荷された半導体素子からなるいかなる構成のインピーダンス可変回路でもよい。また本実施の形態の半導体素子はダイオードであ

るが、トランジスタでもよい。また本実施の形態では半導体素子はon/off機能のみを有するとしたが、実際は半導体素子に印加される電圧により等価回路中の抵抗値が変更されるものであり、この抵抗値の変更により連続的にインピーダンスを変えることもできる。本実施の形態では伝送主線路に直列に装荷した半導体素子の動作状態を変更することによりインピーダンス可変幅を大きくすることができる。

【0037】実施の形態6. 図10はこの発明の実施の形態6のマイクロ波電力増幅装置の増幅器出力側整合回路を示す構成図である。15はインピーダンス可変回路、30、31は整合回路を構成する伝送主線路、32は半導体素子、34、35は伝送線路である。

【0038】次に動作を説明する。インピーダンス可変回路15は整合回路中の伝送主線路である30、31の伝送線路に並列に接続される。ここで32の半導体素子のon/off状態の変更によりインピーダンス可変回路は図11および図12のように表わすことができ、30、31の伝送線路からみてアドミタンスを変更する回路となる。またon/offの中間状態では半導体素子の等価回路中の抵抗値が変更されるため、半導体素子への印加電圧を変更することにより上記インピーダンス可変回路は各動作状態に応じた整合回路インピーダンスを実現できる。本実施の形態では一つの伝送線路と一つの半導体素子で構成されるインピーダンス変換回路（アドミタンス変換回路）としたが、その他いかなる構成のインピーダンス可変回路でもよい。本実施の形態では伝送主線路に並列に装荷した半導体素子の動作状態を変更することにより通過損失の少なく、またon/offによる損失変化の少ないインピーダンス可変回路を構成することができる。

【0039】

【発明の効果】第1から第4の発明によれば、マイクロ波電力増幅装置の入力電力をモニタし、モニタされた入力電力の変化に応じてトランジスタの負荷インピーダンスを変化させることにより、各入力電力において消費電力を低減し、出力、電力付加効率、ひずみ特性に優れたマイクロ波電力増幅装置を得ることができる。

【0040】第5の発明によれば、電源回路に接続され、出力電力レベルを規定するコマンドにより上記トランジスタの負荷インピーダンスを可変させることにより、各入力電力において消費電力を低減し、出力、電力付加効率、ひずみ特性に優れた簡易な構成のマイクロ波電力増幅装置を得ることができる。

【0041】第6の発明によれば、インピーダンス可変回路を整合回路の伝送主線路に直列に装荷した半導体素子により構成することにより、インピーダンス可変幅の大きい回路を構成することができる。

【0042】第7の発明によれば、インピーダンス可変回路を整合回路の伝送主線路に並列に装荷した半導体素

子により構成することにより、通過損失の少なく、またon/offによる損失変化の少ないインピーダンス可変回路を構成することができる。

【図面の簡単な説明】

【図1】 この発明の第1の実施の形態を示す電力増幅装置の構成図である。

【図2】 第1の実施の形態の電力増幅装置の低印加電圧時の入出力特性計算結果を示す図である。

【図3】 第1の実施の形態の電力増幅装置の低印加電圧時の負荷曲線計算結果を示す図である。

【図4】 この発明の別の実施の形態を示す電力増幅装置の構成図である。

【図5】 この発明の別の実施の形態を示す電力増幅装置の構成図である。

【図6】 この発明の別の実施の形態を示す電力増幅装置の構成図である。

【図7】 この発明の別の実施の形態を示す電力増幅装置の構成図である。

【図8】 この発明の別の実施の形態の動作を説明する回路図である。

【図9】 この発明の別の実施の形態の動作を説明する回路図である。

【図10】 この発明の別の実施の形態を示す電力増幅装置の構成図である。

【図11】 この発明の別の実施の形態の動作を説明する回路図である。

【図12】 この発明の別の実施の形態の動作を説明する回路図である。

【図13】 従来の電力増幅装置の構成図である。

【図14】 従来の消費電力の低減を図った電力増幅装置の構成図である。

【図15】 従来の消費電力の低減を図った電力増幅装置の高印加電圧時の入出力特性計算結果を示す図である。

【図16】 従来の消費電力の低減を図った電力増幅装置の低印加電圧時の入出力特性計算結果を示す図である。

【図17】 従来の消費電力の低減を図った電力増幅装置の消費電力対出力電力計算結果を示す図である。

【図18】 従来の消費電力の低減を図った電力増幅装置の高印加電圧時の負荷曲線計算結果を示す図である。

【図19】 従来の消費電力の低減を図った電力増幅装置の低印加電圧時の負荷曲線計算結果を示す図である。

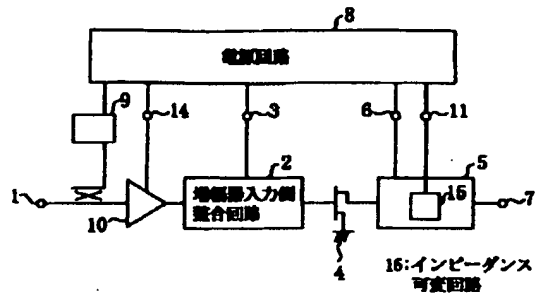
【符号の説明】

1 入力端子、2 増幅器入力側整合回路、3 入力側バイアス端子、4 トランジスタチップ、5 増幅器出力側整合回路、6 出力側バイアス端子、7 出力端子、8 電源回路、9 入力電力モニタ用パワーセンサ、10 可変利得増幅器、11 インピーダンス可変回路制御端子、12 インピーダンス可変回路制御端子、13

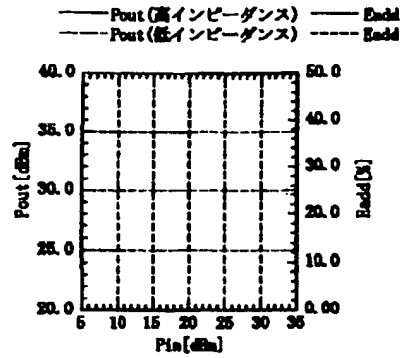
11

外部コマンド端子、14 利得制御端子、15 インピーダンス可変回路、16 インピーダンス可変回路、20 伝送主線路、21 伝送主線路、22 半導体素子、23 半導体素子、24 半導体素子、25 半導

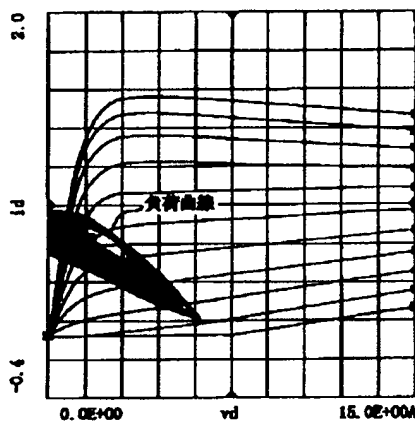
【図1】



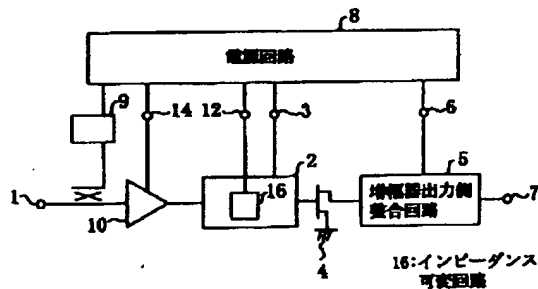
【図2】



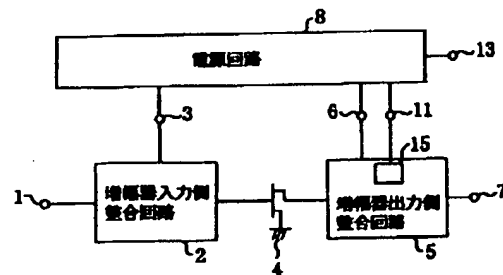
【図3】



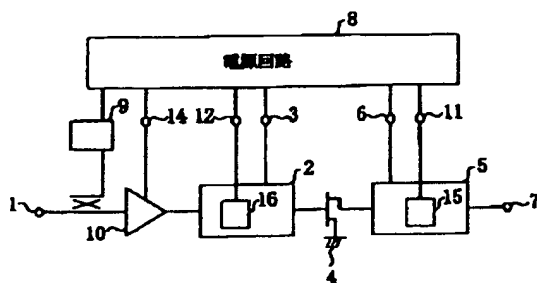
【図4】



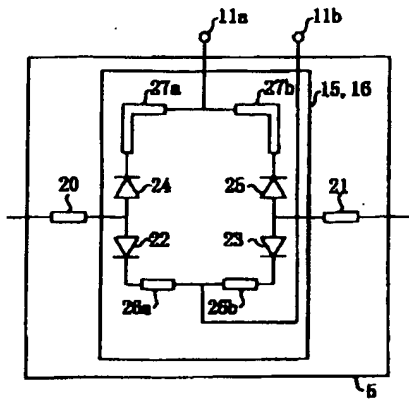
【図6】



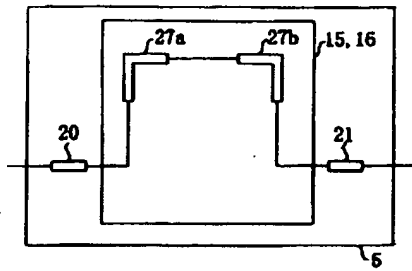
【図5】



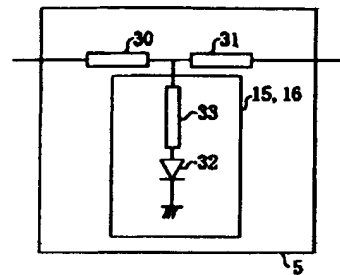
【図7】



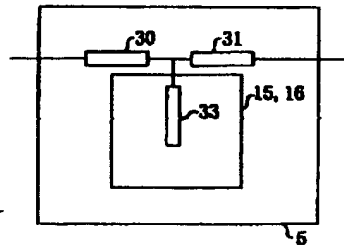
【図8】



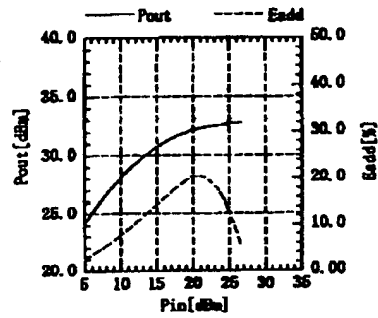
【図10】



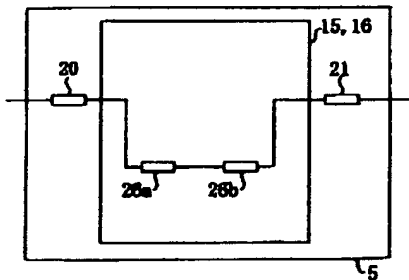
【図11】



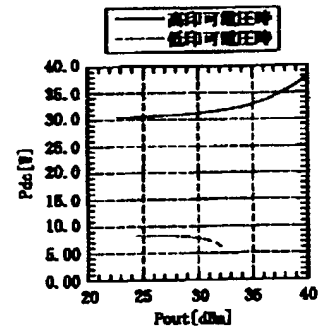
【図16】



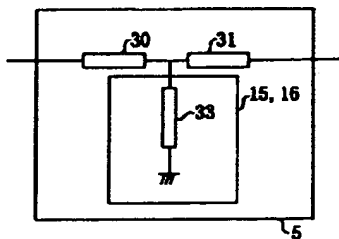
【図9】



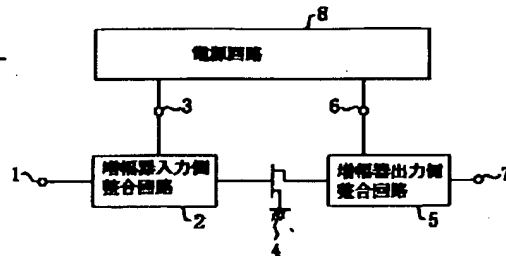
【図17】



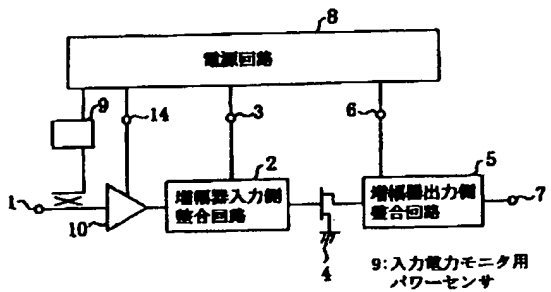
【図12】



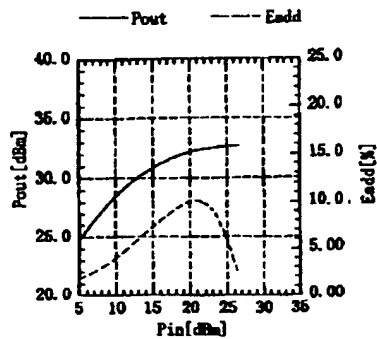
【図13】



【図14】

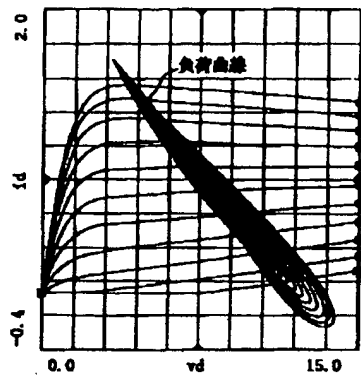


【図15】

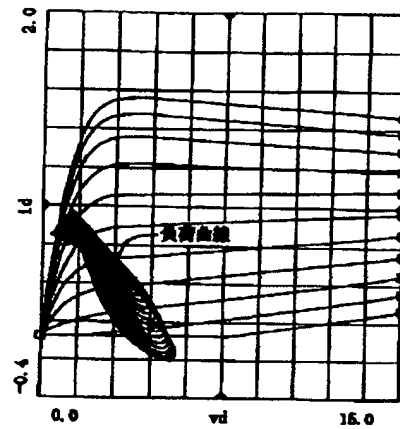




【図18】



【図19】



フロントページの続き

Fターム(参考) 5J067 AA01 AA04 AA41 CA21 CA36  
 CA71 FA20 HA09 HA19 HA42  
 KA00 KA12 KA29 KS11 LS01  
 MA19 QS01 SA13 TA01 TA02  
 5J090 AA01 AA04 AA41 CA21 CA36  
 CA71 FA20 GN01 HA09 HA19  
 HA42 KA00 KA12 KA29 MA19  
 SA13 TA01 TA02  
 5J092 AA01 AA04 AA41 CA21 CA36  
 CA71 FA20 HA09 HA19 HA42  
 KA00 KA12 KA29 MA19 SA13  
 TA01 TA02